

EM-DAC DIR4 ver1 機能、設定説明

概要

- ・ 5 入力対応
 - S/PDIF 光、同軸 (75Ω)、AES/EBU (110Ω) レシーバー IC に AK4113 搭載
 - USB (Amanero Combo384) にて PCM (I2S) 及び DSD 入力対応
 - EXT 入力あり HDMI コネクタ使用、PCM (I2S) 及び DSD 入力対応
- ・ 入力信号は AK4137 サンプリングレートコンバーター (SRC) にてレート変換し出力
PCM⇔DSD 相互変換機能搭載
- ・ MCK 出力は 22. 5792MHz (24. 576MHz) 又は 45. 1584MHz (49. 152MHz) 選択可能
 - ・ 基準クロックとし基板搭載 OSC、外部 WORD クロック、外部スーパークロックから選択
 - ・ WORD クロック入力 44. 1K-192KHz、2-5Vp-p、75Ω
 - ・ スーパークロック入力 1M-24. 576MHz、2-5Vp-p、50Ω

入出力信号符号選択について

入力

SEL 端子 INSEL_{a-c} にて入力信号を選択、入力信号符号は自動決定されます。

OPT、COAX、AES/EBU . . . S/PDIF (PCM) 入力

USB . . . Amanero Combo384 からの DSD 信号出力にて PCM/DSD 自動切替

EXT . . . EXT コネクタ-DSD 端子信号にて PCM/DSD を識別

出力

SEL 端子 DSDOUT にて出力符号 PCM/DSD を選択

実装部品

実装部品は部品表確認し指定部品を実装する。

- ・ OSC は 45. 1584MHz (44. 1K 系) 又は 49. 152MHz (48K 系) が実装可能。
出カクロック MCK/BCK/DCLK はスイッチ設定により多様な選択が可能です。
- ・ OPT 端子は下記品実装可能。
PLR135 $V_o=3.3V$ (穴開図は PLR135/T9 使用時)

端子

SIG 端子 (D/A 基板接続)

NO	端子名	入出力	機能
1	BCK/DCLK	OUT	PCM-I2S BCK / DSD-DCLK
2	GND		
3	DATA/DSDL	OUT	PCM-I2S DATA / DSD-DSDL
4	GND		
5	LRCK/DSDR	OUT	PCM-I2S LRCK / DSD-DSDR
6	GND		
7	MUTE	OUT	MUTE 信号出力 ミュート H / 正常時 L
8	GND		
9	DSD	OUT	出力信号符号 DSD 時 L / PCM 時 H
10	GND		
11	DFa	OUT	デジタルフィルタ選択信号 SEL 端子 DFa と同値*1
12	GND		
13	NC		未使用
14	GND		
15	DFb	OUT	デジタルフィルタ選択信号 SEL 端子 DFb と同値*1
16	GND		
17	SCa	OUT	旭化成 DAC 用サウンドコントロール選択信号*1 SEL 端子 SCa と同値
18	GND		
19	SCb	OUT	旭化成 DAC 用サウンドコントロール選択信号*1 SEL 端子 SCb と同値
20	GND		
21	DFc	OUT	デジタルフィルタ選択信号 SEL 端子 DFc と同値*1
22			
23	SCc	OUT	旭化成 DAC 用サウンドコントロール選択信号*1 SEL 端子 SCc と同値
24		未使用	
25		未使用	
26		未使用	

SIG 端子は基板上に 2 つあり、どちらも同じ内容。

*1 DF、SC 設定内容は D/A 基板搭載 DAC チップ特性により変わります。

本機は当方設計 DAC 接続を前提にした信号入出力を実装しています。

MCK 端子

MCK 出力端子（基板上に2つあり、どちらも同じ内容）

SMA コネクタ実装。インピーダンス 50Ω 出力

実装可能コネクタ S-036/S-037 秋月電子

EXT (HDMI) 端子

外部入力端子、PCM (I2S) 又は DSD。

HDMI コネクタ実装。

注) HDMI コネクタを使用しているだけで HDMI 規格ではありません。

使用規格はオリジナルです。市販品/他発表規格と互換性は保障しません。

入力 : 3V LVDS (DS90LV048A 実装)

NO	端子名	入出力	機能。
1	SDATA-	IN	PCM-I2S DATA- / DSD-DSDR-
2	GND		
3	SDATA+	IN	PCM-I2S DATA+ / DSD-DSDR+
4	BCLK+	IN	PCM-I2S BCK+ / DSD-DCLK+
5	GND		
6	BCLK-	IN	PCM-I2S BCK- / DSD-DCLK-
7	LRCK-	IN	PCM-I2S LRCK- / DSD-DSDL-
8	GND		
9	LRCK+	IN	PCM-I2S LRCK+ / DSD-DSDL+
10	SCLK+	IN	MCK+
11	GND		
12	SCLK-	IN	MCK-
13	DSD	IN	DSD 時 H / PCM 時 L
14	MUTE	IN	MUTE 信号入力 ミュート H / 正常時 L
15	NC	IN	未使用
16	NC	IN	未使用
17	GND		
18	POW	IN	コネクタ接続時 3.3V
19	GND		

WORD 端子

ワードクロック入力端子

CLKSEL 端子 (スイッチ) にて使用クロック設定する事。

入力周波数 44.1K-192KHz , 2V~5Vp-p (75Ω 負荷時)

I2S 出力 FS は、ワードクロック入力と同じ

BNC コネクタ実装。入力インピーダンス 75Ω

実装可能コネクタ 1-1634622-0 TE Connectivity

SCLK 端子

スーパークロック入力端子

CLKSEL (SW3) スイッチにて使用クロック設定する事。

入力周波数 10MHz-49.152MHz , 2V~5Vp-p (50Ω 負荷時)

SCKSEL (SW4) スイッチにて基板内倍率設定する事

BNC コネクタ実装。入力インピーダンス 50Ω

実装可能コネクタ 1-1634612-0 TE Connectivity

CLKSEL スイッチ (SW3)

使用クロック設定

実装可能スイッチ AS1E-6M-10-Z 日本電産コパル (フジソク)

B	a	*プルアップ
GND L	GND L	未使用
GND L	OPEN H	SCLK クロック入力
OPEN H	GND L	基板実装 OSC
OPEN H	OPEN H	WORD クロック入力

*プルアップ・プルアップ入力です、未接続でHとなります。

SCKSEL スイッチ (SW4)

スーパークロック動作設定

実装可能スイッチ AS1E-6M-10-Z 日本電産コパル (フジソク)

B	a	*プルアップ
GND L	GND L	未使用
GND L	OPEN H	HIGH 入力周波数 45.1584MHz/49.152MHz
OPEN H	GND L	LOW 入力周波数 11.2896MHz/12.288MHz
OPEN H	OPEN H	MID 入力周波数 22.5792MHz/24.576MHz

*プルアップ・プルアップ入力です、未接続でHとなります。

SEL 端子 (動作選択スイッチ接続)

NO	端子名	入出力	
1	INa	IN	入力選択 a *プルアップ
2	INb	IN	入力選択 b *プルアップ
3	INc	IN	入力選択 c *プルアップ
4	GND		-
5	DFa	IN	デジタルフィルター選択 a *プルアップ
6	DFb	IN	デジタルフィルター選択 b *プルアップ
7	DSDOUT	IN	出力信号選択 DSD 時 L / PCM 時 H *プルアップ
8	GND		
9	SCa	IN	サウンドコントロール選択 a *プルアップ
10	SCb	IN	サウンドコントロール選択 b *プルアップ
11	DSDIN	OUT	入力信号情報 DSD 入力時 L / PCM 入力時 H
12	ERR	OUT	入力エラー時 H / 正常時 L
13	GND		
14	GND		
15	DFc	IN	デジタルフィルター選択 c *プルアップ
16	SCc	IN	サウンドコントロール選択 c *プルアップ

*プルアップ・プルアップ入力です、未接続でHとなります。

INSELa-c

INSELa	INSELb	INSELc	
L	L	L	OPT
H	L	L	COAX
L	H	L	AES/EBU
H	H	L	USB
L	L	H	EXT
H	L	H	未使用
L	H	H	未使用
H	H	H	OPT

I2C 端子 未使用 I2C 端子。通常時未使用

USB 端子 Amanero Combo384 接続端子

ISP 端子 CPU プログラム書き込み端子。通常時未使用

PU 端子(電源接続) 電源入力 +5V 0.5A

実装コネクタ JST(日本圧着端子製造) B2B-XH

適合コネクタ JST(日本圧着端子製造) XHP-2

設定

SW1 注)設定は電源 ON 時に CPU 読み込み実施、設定変更時は電源 OFF/ON 実施で反映される。

説明不明点は AK4137 データーシートを確認の上設定願います。

	機能	OFF	ON	説明
1	I2S 出力 BIT 数設定	24BIT	32BIT	SIG 端子 I2S 出力 DATA BIT 数設定
2	MCK 出力 FS 設定	128FS	256FS	128FS = 22.5792MHz/24.576MHz 256FS = 45.1584MHz/49.152MHz
3	DCLK (DSD) 位相設定	非反転	反転	OFF 非反転・・・↓で DSDL/R 変化 ON 反転・・・↑で DSDL/R 変化
4	DITHER	OFF	ON	AK4137、DITHER 端子設定 OFF/ON 設定
5	PCM FS1	*1	*1	PCM 出力 FS 設定
6	PCM FS2	*1	*1	PCM 出力 FS 設定
7	DSD FS1	*2	*2	DSD 出力 FS 設定
8	DSD FS2	*2	*2	DSD 出力 FS 設定
9				
10				

*1 PCM 出力 FS 設定

SW1-5 PCM FS1	SW1-6 PCM FS2	PCM 出力 FS
ON	ON	未使用
OFF	ON	176.4K/192K
ON	OFF	88.2K/96K
OFF	OFF	44.1K/48K

*2 DSD 出力 FS 設定

SW1-7 DSD FS1	SW1-8 DSD FS2	DSD 出力 FS
ON	ON	DSD512 (動作未確認)
OFF	ON	DSD256
ON	OFF	DSD128
OFF	OFF	DSD64

DAC 別 SW1 推薦設定

SW1	4490oh	4495S0H	1242Dz α
1 I2S 出力 BIT 数設定	ON (32BIT)	ON (32BIT)	OFF (24BIT)
2 MCK 出力 FS 設定	OFF (128FS)	OFF (128FS)	OFF (128FS)
3 DCLK (DSD) 位相設定	OFF	OFF	OFF
4 DITHER	OFF	OFF	OFF
5 PCM FS1	OFF	OFF	OFF
6 PCM FS2	ON	ON	ON
7 DSD FS1	OFF	ON	ON
8 DSD FS2	ON	OFF	OFF
9			
10			

2016/6/5 初版

2016/6/23 DAC 別 SW1 推薦設定、1242Dz α 追加