

## EM-DAC DIR3 ver2 機能、設定説明

## 概要

- ・ 5入力対応
  - S/PDIF 光、同軸(75Ω)、AES/EBU(110Ω) レシーバーICに AK4113 搭載
  - USB (Amanero Combo384)にて PCM (I2S) 及び DSD 入力対応
  - EXT 入力あり HDMI コネクタ使用、PCM (I2S) 及び DSD 入力対応
- ・ 入力信号は AK4137 サンプリングレートコンバーター (SRC) にてレート変換し出力  
PCM⇔DSD 相互変換機能搭載
- ・ MCK 出力は 128 及び 256FS 選択可能
  - ・ 基準クロックとし基板搭載 OSC、外部 WORD クロック、外部スーパークロックから選択
  - ・ WORD クロック入力 44.1K-192KHz、0.6-5Vp-p、75Ω
  - ・ スーパークロック入力 1M-24.576MHz、0.6-5Vp-p、50Ω

## 入出力信号符号選択について

## 入力

SEL 端子 INSEL<sub>a-c</sub>にて入力信号を選択、入力信号符号は自動決定されます。

OPT、COAX、AES/EBU・・・S/PDIF (PCM) 入力

USB・・・Amanero Combo384 からの DSD 信号出力にて PCM/DSD 自動切替

EXT・・・EXT コネクタ-DSD 端子信号にて PCM/DSD を識別

## 出力

SEL 端子 DSDOUT にて出力符号 PCM/DSD を選択

## 実装部品

実装部品は部品表確認し指定部品を実装する。

- ・ OSC はクロック相関表を参考に実装周波数選択。  
出カクロック MCK/BCK/DCLK はスイッチ設定により多様な選択が可能です。
- ・ OPT 端子は下記品実装可能。  
PLR135  $V_o=3.3V$  (公開穴開図は PLR135/T9 使用時)

## 端子

## SIG 端子 (DA 基板接続)

NO	端子名	入出力	機能
1	BCK/DCLK	OUT	PCM-I2S BCK / DSD-DCLK
2	GND		

3	DATA/DSDL	OUT	PCM-I2S DATA / DSD-DSDL
4	GND		
5	LRCK/DSDR	OUT	PCM-I2S LRCK / DSD-DSDR
6	GND		
7	MUTE	OUT	MUTE 信号出力 ミュート H / 正常時 L
8	GND		
9	DSD	OUT	出力信号符号 DSD 時 L / PCM 時 H
10	GND		
11	DFa	OUT	デジタルフィルタ選択信号 SEL 端子 DFa と同値*1
12	GND		
13	NC		未使用
14	GND		
15	DFb	OUT	デジタルフィルタ選択信号 SEL 端子 DFb と同値*1
16	GND		
17	SCa	OUT	旭化成 DAC 用サウンドコントロール選択信号*1 SEL 端子 SCa と同値
18	GND		
19	SCb	OUT	旭化成 DAC 用サウンドコントロール選択信号*1 SEL 端子 SCb と同値
20	GND		

SIG 端子は基板上に2つあり、どちらも同じ内容。

\*1 DF、SC 設定内容は D/A 基板搭載 DAC チップ特性により変わります。

本機は旭化成 DAC 使用を考慮し信号入出力を実装しています。

#### MCK 端子

MCK 出力端子（基板上に2つあり、どちらも同じ内容）

SMA コネクタ実装。インピーダンス 50Ω 出力

実装可能コネクタ S-036/S-037 秋月電子

#### EXT (HDMI) 端子

外部入力端子、PCM (I2S) 又は DSD。

HDMI コネクタ実装。

注) HDMI コネクタを使用しているだけで HDMI 規格ではありません。

**使用規格はオリジナルです。市販品/他発表規格と互換性は保障しません。**

入力：3V LVDS (DS90LV048A 実装)

NO	端子名	入出力	機能。
1	SDATA-	IN	PCM-I2S DATA- / DSD-DSDR-
2	GND		
3	SDATA+	IN	PCM-I2S DATA+ / DSD-DSDR+

4	BCLK+	IN	PCM-I2S BCK+ / DSD-DCLK+
5	GND		
6	BCLK-	IN	PCM-I2S BCK- / DSD-DCLK-
7	LRCK-	IN	PCM-I2S LRCK- / DSD-DSDL-
8	GND		
9	LRCK+	IN	PCM-I2S LRCK+ / DSD-DSDL+
10	SCLK+	IN	MCK+
11	GND		
12	SCLK-	IN	MCK-
13	DSD	IN	DSD 時 H / PCM 時 L
14	MUTE	IN	MUTE 信号入力 ミュート H / 正常時 L
15	NC	IN	未使用
16	NC	IN	未使用
17	GND		
18	POW	IN	コネクタ接続時 3.3V
19	GND		

**WORD 端子**

ワードクロック入力端子

CLKSEL 端子 (スイッチ) にて使用クロック設定する事。

入力周波数 44.1K-192KHz , 0.6V~5Vp-p

I2S 出力 FS は、ワードクロック入力と同じ

BNC コネクタ実装。インピーダンス 75Ω

実装可能コネクタ 1-1634622-0 TE Connectivity

**SCLK 端子**

スーパークロック入力端子

CLKSEL (SW3) スイッチにて使用クロック設定する事。

入力周波数 1M-24.576MHz , 0.6V~5Vp-p

SCKSEL (SW4) スイッチにて基板内倍率設定する事

BNC コネクタ実装。インピーダンス 50Ω

実装可能コネクタ 1-1634612-0 TE Connectivity

**CLKSEL スイッチ (SW3)**

使用クロック設定

実装可能スイッチ AS1E-6M-10-Z 日本電産コパル (フジソク)

B	a	*プルアップ
GND L	GND L	未使用
GND L	OPEN H	SCLK クロック入力

OPEN H	GND L	基板実装 OSC
OPEN H	OPEN H	WORD クロック入力

\*プルアップ・プルアップ入力です、未接続でHとなります。

#### SCKSEL スイッチ (SW4)

スーパークロック動作設定

実装可能スイッチ AS1E-6M-10-Z 日本電産コパル (フジソク)

B	a	*プルアップ
GND L	GND L	未使用
GND L	OPEN H	HIGH MCK (128FS) = 入力周波数 ÷ 2 MCK (256FS) = 入力周波数 × 1
OPEN H	GND L	LOW MCK (128FS) = 入力周波数 × 2 MCK (256FS) = 入力周波数 × 4
OPEN H	OPEN H	MID MCK (128FS) = 入力周波数 × 1 MCK (256FS) = 入力周波数 × 2

\*プルアップ・プルアップ入力です、未接続でHとなります。

#### SEL 端子 (動作選択スイッチ接続)

NO	端子名	入出力	
1	INa	IN	入力選択 a *プルアップ
2	INb	IN	入力選択 b *プルアップ
3	INc	IN	入力選択 c *プルアップ
4	GND		-
5	DFa	IN	デジタルフィルター選択 a *プルアップ
6	DFb	IN	デジタルフィルター選択 b *プルアップ
7	DSDOUT	IN	出力信号選択 DSD 時 L / PCM 時 H *プルアップ
8	GND		
9	SCa	IN	サウンドコントロール選択 a *プルアップ
10	SCb	IN	サウンドコントロール選択 b *プルアップ
11	DSDIN	OUT	入力信号情報 DSD 入力時 L / PCM 入力時 H
12	ERR	OUT	入力エラー時 H / 正常時 L
13	GND		
14	GND		
15		IN	未使用
16		IN	未使用

\*プルアップ・プルアップ入力です、未接続でHとなります。

#### INSELa-c

INSELa	INSELb	INSELc	
L	L	L	OPT
H	L	L	COAX
L	H	L	AES/EBU

H	H	L	USB
L	L	H	EXT
H	L	H	未使用
L	H	H	未使用
H	H	H	OPT

**I2C 端子 未使用** I2C 確認端子。通常時未使用

**USB 端子** Amanero Combo384 接続端子

**ISP 端子** CPU プログラム書き込み端子。通常時未使用

**PU 端子(電源接続)** 電源入力 +5V 0.5A

実装コネクタ JST(日本圧着端子製造) B2B-XH

適合コネクタ JST(日本圧着端子製造) XHP-2

## 設定

**SW1** 注)設定は電源 ON 時に CPU 読み込み実施、設定変更時は電源 OFF/ON 実施で反映される。

説明不明点は AK4137 データシートを確認の上設定願います。

	機能	OFF	ON	説明 (AK4137 対応レジスター番号)
1	I2S 出力 BIT 数設定	24BIT	32BIT	SIG 端子 I2S 出力 DATA BIT 数設定
2	MCK 出力 FS 設定	128FS	256FS	クロック関連表 3 による
3	DCLK (DSD) 位相設定	非反転	反転	OFF 非反転・・・↓で DSDL/R 変化 (04H_D1) ON 反転・・・↑で DSDL/R 変化
4	DSD OUT FS 設定 1	*1	*1	DSD FS 設定 64FS/128FS (04H_D5)
5	DSD OUT FS 設定 0	*1	*1	DSD FS 設定 64FS/128FS (04H_D4)
6	DITHER	OFF	ON	AK4137、DITHER 端子設定 OFF/ON 設定
7	PCM CM	*2	*2	PCM 出力 AK4137 基準クロック (CM 端子) 設定
8	DSD CM	*2	*2	DSD 出力 AK4137 基準クロック (CM 端子) 設定
9				
10				

\*1 DSD 出力 FS 設定 (AK4137 DSDOFS 設定)

SW1-4 DSD OUTFS 設定 1	SW1-5 DSD OUT FS 設定 0	DSD FS
ON	ON	64fs
ON	OFF	128fs
OFF	ON	256fs
OFF	OFF	64fs

\*2 AK4137 基準クロック設定 (AK4137 CM 端子設定)

SW1-7 PCM CM	PCM 再生時の OMCLK 入力
ON	256FS0
OFF	128FS0

SW1-8 DSD CM	DSD 再生時の OMCLK 入力
ON	256FS0
OFF	128FS0

## SW2 EXT コネクタ使用制限設定 (通常時 OFF 設定)

	機能	OFF	ON	説明
1	EXT DSD INH		INH	OFF で HDMI DSD 入力有効、ON で入力無効
2	EXT MUTE INH		INH	OFF で HDMI MUTE 入力有効、ON で入力無効
3	EXT POW INH		INH	OFF で HDMI POW 入力有効、ON で入力無効
4				

## クロック相関表 1 (PCM CM:128FS0 , DSD CM:128FS0 , DSD:64fs 設定時)

選択クロック	MCK 128	MCK 256	PCM BCK	DSD DCLK	出力 FS
実装 11.2896MHz	5.6448MHz	11.2896MHz	2.28224MHz	2.28224MHz	PCM:44.1K DSD:64fs
実装 12.288MHz	6.144MHz	12.288MHz	3.072MHz	3.072MHz	PCM:48K DSD:64fs
実装 22.5792MHz	11.2896MHz	22.5792MHz	5.6448MHz	5.6448MHz	PCM:88.2K DSD:128fs
実装 24.576MHz	12.288MHz	24.576MHz	6.144MHz	6.144MHz	PCM:96K DSD:128fs
実装 45.1584MHz	22.5792MHz	45.1584MHz	11.2896MHz	11.2896MHz	PCM:176.4K DSD:256fs
実装 49.152MHz	24.576MHz	49.152MHz	12.288MHz	12.288MHz	PCM:192K DSD:256fs
WORD 44.1K	5.6448MHz	11.2896MHz	2.28224MHz	2.28224MHz	PCM:44.1K DSD:64fs
WORD 48K	6.144MHz	12.288MHz	3.072MHz	3.072MHz	PCM:48K DSD:64fs
WORD 176.4K	22.5792MHz	45.1584MHz	11.2896MHz	11.2896MHz	PCM:176.4K DSD:256fs
WORD 192K	24.576MHz	49.152MHz	12.288MHz	12.288MHz	PCM:192K DSD:256fs
SCLK 5.6448MHz LOW	11.2896MHz	22.5792MHz	5.6448MHz	5.6448MHz	PCM:88.2K DSD:128fs
SCLK 5.6448MHz MID	5.6448MHz	11.2896MHz	2.8224MHz	2.8224MHz	PCM:44.1K DSD:64fs
SCLK 5.6448MHz HIGH	2.8224MHz	5.6448MHz	1.4112MHz	1.4112MHz	使用不可
SCLK 6.144MHz LOW	12.288MHz	24.576MHz	6.144MHz	6.144MHz	PCM:96K DSD:128fs
SCLK 6.144MHz MID	6.144MHz	12.288MHz	3.072MHz	3.072MHz	PCM:48K DSD:64fs
SCLK 6.144MHz HIGH	3.072MHz	6.144MHz	1.536MHz	1.536MHz	使用不可
SCLK 10M LOW	20MHz	40MHz	10MHz	10MHz	PCM:156.25K DSD:256fs
SCLK 10M MID	10MHz	20MHz	5MHz	5MHz	PCM:78.125K DSD:128fs
SCLK 10M HIGH	5MHz	10MHz	2.5MHz	2.5MHz	使用不可
SCLK 11.2896MHz LOW	22.5792MHz	45.1584MHz	11.2896MHz	11.2896MHz	PCM:176.4K DSD:256fs
SCLK 11.2896MHz MID	11.2896MHz	22.5792MHz	5.6448MHz	5.6448MHz	PCM:88.2K DSD:128fs
SCLK 11.2896MHz HIGH	5.6448MHz	11.2896MHz	2.8224MHz	2.8224MHz	PCM:44.1K DSD:64fs
SCLK 12.288MHz LOW	24.576MHz	49.152MHz	12.288MHz	12.288MHz	PCM:192K DSD:256fs
SCLK 12.288MHz MID	12.288MHz	24.576MHz	6.144MHz	6.144MHz	PCM:96K DSD:128fs
SCLK 12.288MHz HIGH	6.144MHz	12.288MHz	3.072MHz	3.072MHz	PCM:48K DSD:64fs

SCLK 22.5792MHz LOW	45.1584MHz	-	22.5792MHz	22.5792MHz	PCM:352.8K DSD:512fs
SCLK 22.5792MHz MID	22.5792MHz	45.1584MHz	11.2896MHz	11.2896MHz	PCM:176.4K DSD:256fs
SCLK 22.5792MHz HIGH	11.2896MHz	22.5792MHz	5.6448MHz	5.6448MHz	PCM:88.2K DSD:128fs
SCLK 24.576MHz LOW	49.152MHz	-	24.576MHz	24.576MHz	PCM:384K DSD 512fs
SCLK 24.576MHz MID	24.576MHz	49.152MHz	12.288MHz	12.288MHz	PCM:192K DSD:256fs
SCLK 24.576MHz HIGH	12.288MHz	24.576MHz	6.144MHz	6.144MHz	PCM:96K DSD:128fs

## クロック関連表 2

### DCLK 出力 実装 OSC 49.152MHz 時

DSD CM (SW1-8)	DSD FS (SW1-4, 5)	DSD DCLK
128FS0	64	12.288M (DSD256)
128FS0	128	24.576M (DSD512)
128FS0	256	設定不可
256FS0	64	6.144M (DSD128)
256FS0	128	12.288M (DSD256)
256FS0	256	24.576M (DSD512)

### BCK 出力 実装 OSC 49.152MHz 時

PCM CM (SW1-7)	PCM BCK
128FS0	12.288M (192K)
256FS0	6.144M (96K)

### DCLK 出力 実装 OSC 24.576MHz 時

DSD CM (SW1-8)	DSD FS (SW1-4, 5)	DSD DCLK
128FS0	64	6.144M (DSD128)
128FS0	128	12.288M (DSD256)
128FS0	256	設定不可
256FS0	64	3.072M (DSD64)
256FS0	128	6.144M (DSD128)
256FS0	256	12.288M (DSD256)

### BCK 出力 実装 OSC 24.576MHz 時

PCM CM (SW1-7)	PCM BCK
128FS0	6.144M (96K)
256FS0	3.072M (48K)

## クロック関連表 3

SW1-2 設定値	MCK 出力周波数
OFF 128FS	実装 OSC/2
ON 256FS	実装 OSC

## DAC 別推薦 OSC

接続 DAC 名	実装 OSC
4495oh	49.152M / 45.1584M
1242Dz	24.576M / 22.5792M
1704 OCT	49.152M / 45.1584M
4490oh	49.152M / 45.1584M

## DAC 別 SW1 推薦設定

SW1	4495oh $\alpha$	1242Dz $\alpha$	1704 OCT	4490oh
1 I2S 出力 BIT 数設定	ON (32BIT)	OFF	OFF	ON (32BIT)
2 MCK 出力 FS 設定	OFF	ON	OFF	OFF
3 DCLK (DSD) 位相設定	OFF	OFF	OFF	OFF
4 DSD OUT FS 設定 1	OFF	OFF	OFF	OFF
5 DSD OUT FS 設定 0	OFF	OFF	OFF	OFF
6 DITHER	OFF	OFF	OFF	OFF
7 PCM CM	OFF (192K)	OFF	OFF	OFF (192K)
8 DSD CM	ON (128FS)	ON	OFF	OFF (256FS)
9				
10				

初版 2015/11/29

改版 2015/11/30 DAC 別設定表追加

改版 2015/12/27 4490oh 設定追加